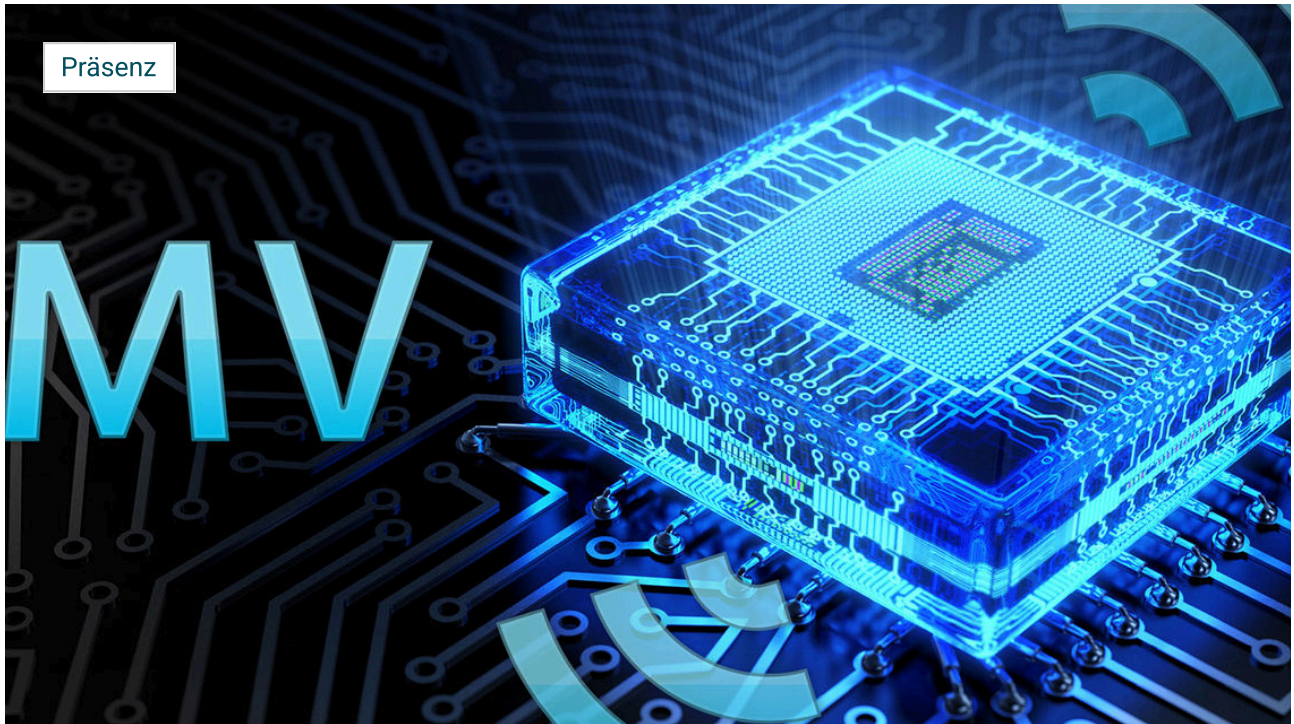


EMV-konformes Leiterplatten-Design

Analyse der Schaltung, Bauelemente, Leiterplatte und Simulation



Termin

Mi. 21.10.2026, 09:00 Uhr –
Mi. 21.10.2026, 17:00 Uhr

Teilnahmegebühren

Präsenz-Teilnahme

Für HDT-Mitglieder 745,00 €*

795,00 €*

Veranstaltungsort

Hansa Apart-Hotel Regensburg
Friedenstr. 7
93051 Regensburg
DE



Weitere Informationen und die
Möglichkeit zur Online-Buchung
Ihrer Teilnahme finden Sie auf der
[Veranstaltungs-Webseite](#).

Stand: 04.08.2026, 08:32 Uhr

EMV-konformes Leiterplatten-Design

Die Grundlagen eines EMV-gerechten Leiterplattendesigns werden vermitteln. Praxisbeispiele zeigen, wie ein strukturierter Ansatz zur Erstellung von Schaltplänen angewendet werden kann:

Neue Ansätze einer strukturierten Anschauungsweise für die Erstellung von Stromlaufplänen

Simulationsansätzen eine zielführende Leiterplattenentwicklung

Beispielen aus der Praxis

Grundsätzlichen Problemstellungen des Leiterplattendesigns Lösungsmöglichkeiten

High-Speed-Design Signal Integrity, Lagenaufbau und Terminierung

Zum Thema

Durch die immer schneller werdenden Schaltvorgänge in den integrierten Schaltkreisen stellen sie eine Schlüsselkomponente in Bezug auf die EMV dar. Um entsprechende schaltungstechnische Abhilfen zu schaffen, müssen auch die klassischen passiven Bauelemente, wie Widerstand, Spule und Kondensator betrachtet werden. Hier wird mittels Simulationsbeispielen einer Filterentwicklung der Einfluss ihres charakteristischen Verhaltens sowie die Auswirkungen einer mangelhaften und optimierten Filterauslegung aufgezeigt.

Zielsetzung

Im Seminar wird auf die unterschiedlichen Topologien und ihr entsprechendes EMV-Verhalten detailliert eingegangen, um künftig eine Hilfestellung bei der Entwicklung und Schaltungsauswahl zu geben.

Programm

21.10.2026

- 09:00–17:00 1-Tagesseminar: EMV-konformes Leiterplatten-Design
- **Begrüßung und Vorstellungsrunde**
 - **EMV auf Leiterplattebene**
Gestaltung Stromlaufplan, Massesysteme, Modul-Design, Entkopplung
 - **Theoretische Grundlagen zu High-Speed-Design und Signal Integrity (SI)**
Eigenschaften Digitale IOs, Leitungen: Wellenwiderstand und Terminierung, Lagenaufbau
 - **Diskussion und Zusammenfassung**
-

Referenten



Hartwig Reindl

AVL Software & Functions GmbH

Bereichsleiter EMV, AVL-Trimerics GmbH, Regensburg

Herr Reindl ist seit 1989 im Fachbereich EMV tätig. 1995 wechselte er zu Siemens AT nach Regensburg und initiierte dort den zentralen EMV-Design-Support. Ab 2005 war er

verantwortlich für die EMC-Engineering Teams und die EMV-Simulation bei der Continental Automotive GmbH. Heute arbeitet er für die Firma AVL Software and Functions GmbH und hat die Leitung für den Geschäftsbereich EMV/Simulation.



DR

Dipl.-Ing. (FH) Wolfgang Röhrner

AVL Software & Functions GmbH

EMV Simulation und Design Support, AVL Software & Functions GmbH, Regensburg

Hinweise

Weitere EMV Seminare finden Sie [hier](#).